

## CREE 晶片常见问题及解答

**Q: Cree 公司生产红光 LED 芯片吗?**

A: Cree 公司一直以来都没有生产红光 LED 芯片, 只有蓝光、绿光和紫外光 LED 芯片。

**Q: Cree 的芯片都是碳化硅 (SiC) 材料为衬底的吗?**

A: 目前 Cree 公司的小功率 LED 芯片都是采用碳化硅 (SiC) 材料为衬底的, 而 EZBright 系列 LED 芯片则采用 Si 衬底结构。Cree 公司是世界上少有采用碳化硅 (SiC) 材料为衬底生产蓝光、绿光和紫外光 LED 芯片的公司。

**Q: Cree 有没有双电极结构的芯片?**

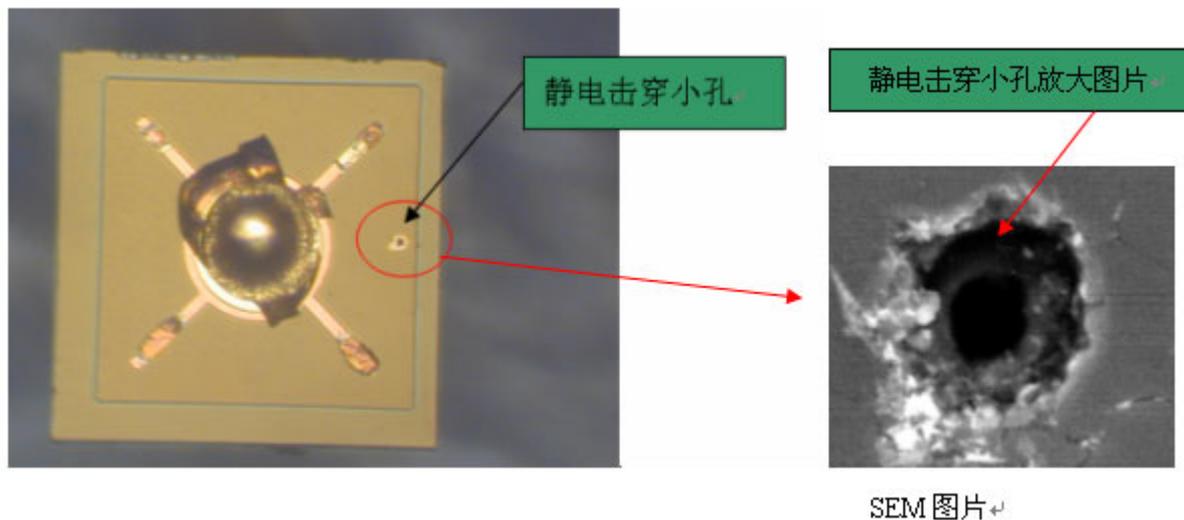
A: Cree 公司有推出采用碳化硅 (SiC) 材料为衬底的双电极结构芯片(ETC 系列), 型号有 TR260、TR2432、TR2436等, 以绝缘胶固晶为主, 详情请参考 Cree 的产品规格书。

**Q: Cree 的芯片抗静电能力 (ESD) 如何?**

A: Cree 公司的所有采用碳化硅材料为衬底的 LED 系列芯片的抗静电能力都大于1000V (HBM), 并且是百分之百测试。

**Q: LED 芯片静电击穿现象能够通过低倍显微镜观察到吗?**

A: 通常比较严重的静电击穿可以通过低倍显微镜观察到在芯片表面有黑色小孔。而轻微的静电击穿则需要通过高倍显微镜或 SEM 才可以确定, 见下图:

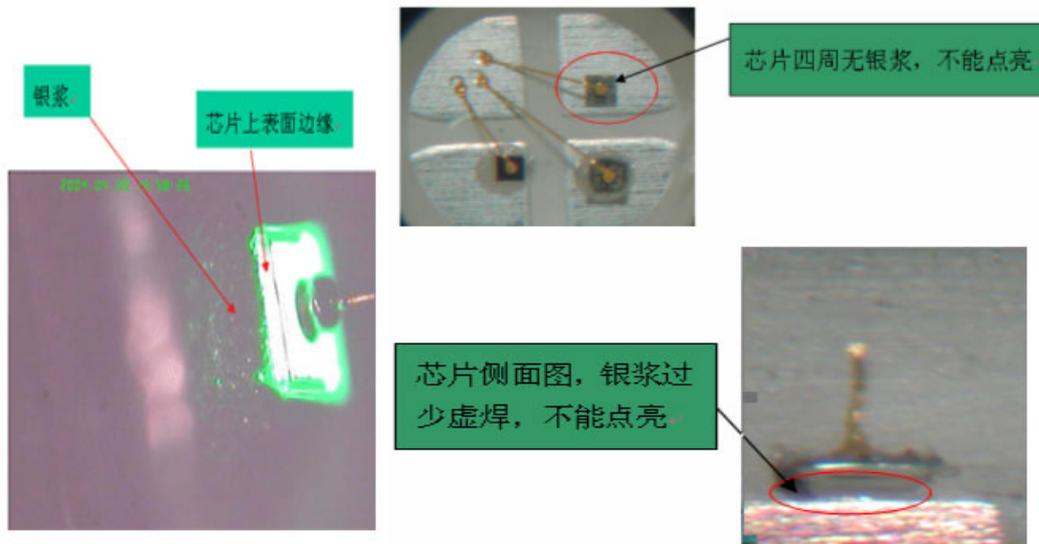


**Q: Cree 公司的 LED 芯片在固晶时对银浆量有何要求? 银浆过多或过少会产生什么样的结果?**

A: Cree 公司建议固晶时银浆量以芯片高度的1/3处为宜, 最多不得超过1/2芯片高度, 且芯片四周均有银浆包围。

银浆过多, 会遮挡芯片侧面出光, 导致成品亮度降低, 若银浆溢出到芯片表面还可能引起短路现象, 甚至死灯。

银浆过少, 可能会导致接触不良, 成品灯 VF 值升高或死灯等现象, 另外银浆变质也可能导致上述问题的出现。下图请参考:



**Q: Cree 公司的 LED 芯片亮度通常用 mw 表示, 请问 mw 和 mcd 之间如何换算?**

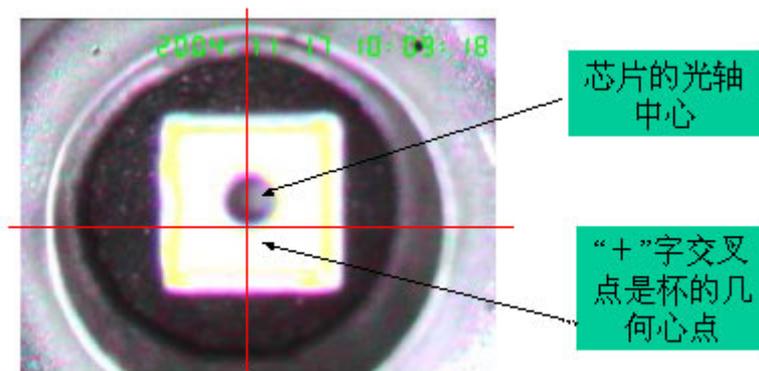
**A:** Cree 芯片的亮度一般用辐射功率 RF (Radiant Flux) 表示, 单位是 mw。它表示一个光源单位时间里发出的光能量, 与客户的测量设备系统相关。而坎德拉 (cd) 是指单位立体角内的光通量, 和封装的形状 (透镜形状) 有着很大的关系。两者的定义和测量方法都不相同, 因此 mw 和 mcd 之间无法换算。

**Q: 为何20mA 分选的芯片, 在5mA 的电流下使用会出现亮度和颜色不均现象? A:** 造成这种现象有以下几种原因:

- 1、 LED 芯片的亮度和波长均会随电流的变化而变化, 且变化是非线性的; 对于绿光而言, 其波长漂移幅度比蓝光的更大。
- 2、 LED 芯片是在20mA 恒流条件下分选的, 若在恒压源下并联工作时, 由于每个芯片的 VF 值不同引起电流分配不均, 导致波长和亮度出现较大差异。

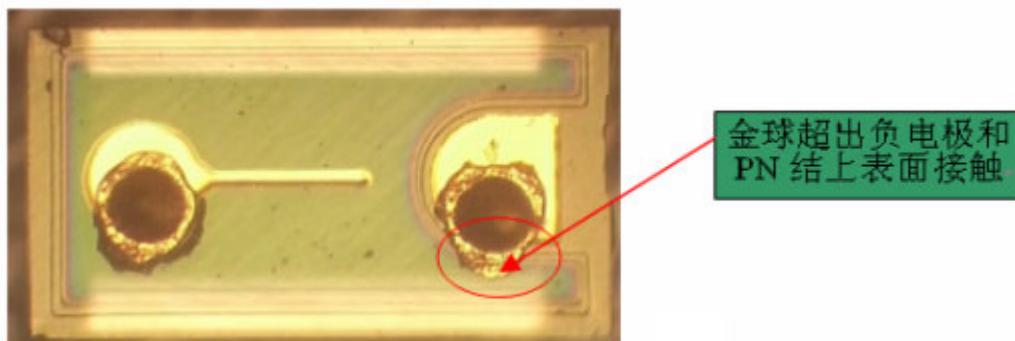
关于亮度、波长和电流关系的变化曲线请参考 Cree 的产品规格书。

**Q: 芯片中心光轴与支架几何中心没有对准会产生什么影响? A:** 这种情况下, 对成品而言会出现光强不一致, 辐射功率降低, 发光不对称等现象。请参考下图:



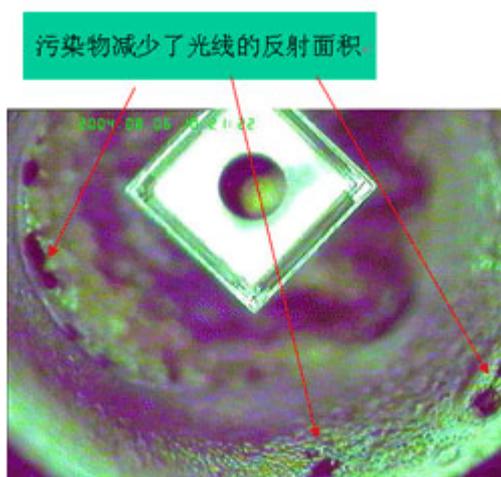
**Q: 金球偏离焊盘, 会对产品造成什么影响?**

**A:** 金球偏出焊盘有可能会导导致 VF 值升高及漏电产生, 特别是双电极芯片的负电极端, 焊线要求更加严格, 具体请参考下图:



**Q: 支架杯内壁被污染, 对产品有何影响?**

A: 若支架内壁有污染物, 将会影响成品亮度, 严重会影响固晶质量, 出现其他异常问题, 因此固晶前和固晶后务必保证支架内壁的清洁。请参考下图:

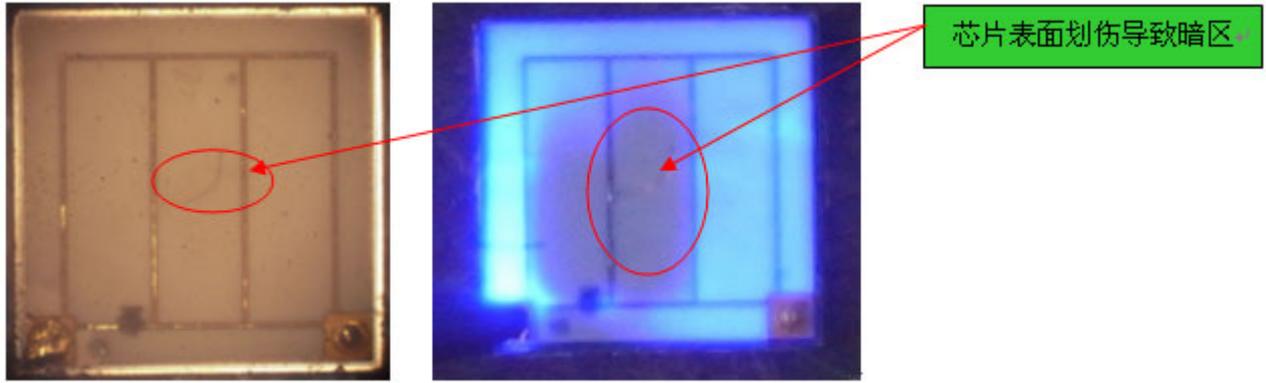


**Q: 我们能否自己进行 CREE 芯片的鉴别?**

A: 目前 CREE 公司的 LED 芯片种类日益繁多, 且已推出双电极芯片, 因此建议客户送交我司鉴定。

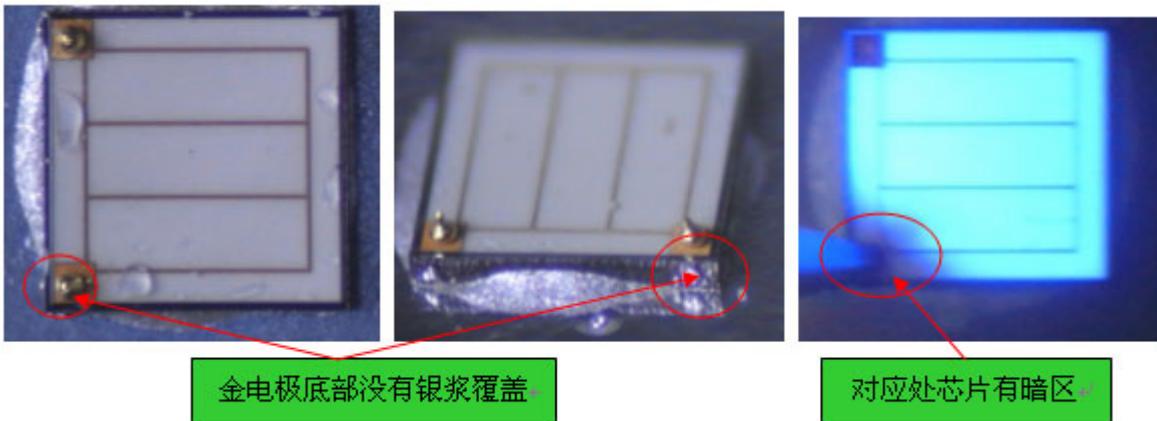
**Q: EZBright 系列芯片表面被刮伤对芯片有什么影响?**

A: CREE EZBright 系列芯片表面发光层属于微晶结构, 缺少保护层, 若不慎划伤芯片表面, 将会对芯片发光层造成损伤, 影响出光效率, 严重者可导致漏电。见下图:



**Q: EZ1000 芯片底部银浆分布不均，对产品有何影响？**

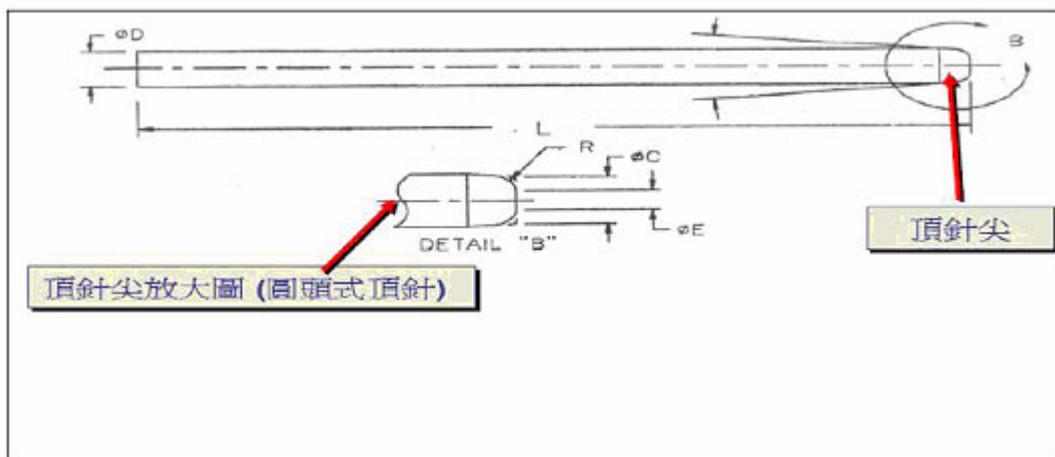
A: 若 EZ1000 芯片金电极对应底部没有银浆覆盖，极易在打线过程中由于芯片缺少支撑点，而在焊接压力作用下造成芯片破裂而产生漏电（见下图），因此须保证芯片四周均被银浆包围。



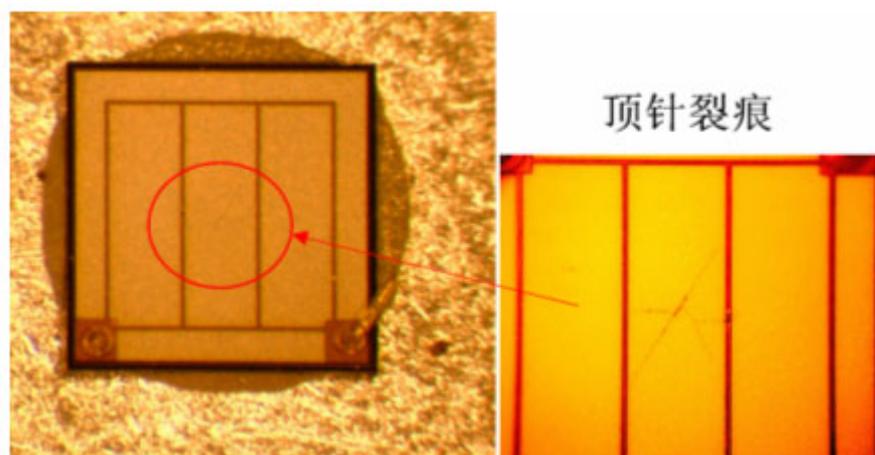
**Q: EZ1000 芯片如何选择顶针？选取不当会对芯片有何影响？**

A: 顶针选择标准如下：

选用半径应大于 50 $\mu$ m，避免使用锋利式顶针，容易造成底部伤害，见下图。



顶针选取不当可能会对芯片造成伤害而产生漏电，甚至死灯，见下图：



**Q: EZ1000 芯片如何选择吸嘴?**

**A:** CREE 建议客户使用防静电或硬度小于 80 (shore A) 材料为宜;

吸嘴尺寸 OD (mm) 0.75-1.00

ID (mm) 0.40-0.50